Symmetric Multiprocessing mit einer FPGA basierten MPSoC Plattform

Marco Kirschke

INF-M3 – Seminar – Wintersemester 2010/2011

25. November 2010

Inhalt

- Motivation
- Vorarbeiten
- Ziele für die Masterarbeit
- Vorgehensweise
- Risiken

Motivation

Anwendungsumfeld von MPSoC

- Einsatz in eingebetteten Systemen
- Hardware / Software Codesign
- Standard Ansatz: Verwendung von Microcontrollern und PCs

Automotive

Wireline & Wireless Solutions

Data Storage & Processing

Aerospace & Military

Consumer Electronics

Vorteile FPGA basierter MPSoC

- Flexiblere Entwicklungsprozesse
- Rekonfiguration und Skalierung der Systeme
- Integration bestehender Software Module und Entwicklungsmethoden
- Erhalt des HW Plattform Designs bei Änderungen an der Systemspezifikation

Vorarbeiten

Vorangegangene Arbeiten

- Integration eines SoC in eine FPGA basierte Bildverarbeitungspipeline
- Analyse der Entwicklungsprozesse für MPSoC
- Erprobung von MPSoC mit ALTERA FPGA-Technologie und Entwicklungswerkzeugen

Festlegung der Multiprozessor Architektur

- Welche Aufgaben übernehmen die Prozessoren?
- Wie sind die Prozessoren angeordnet?
- Prozessorkoordination in HW oder SW?
  - Anpassung der HW an die Software des MPSoC?

oder

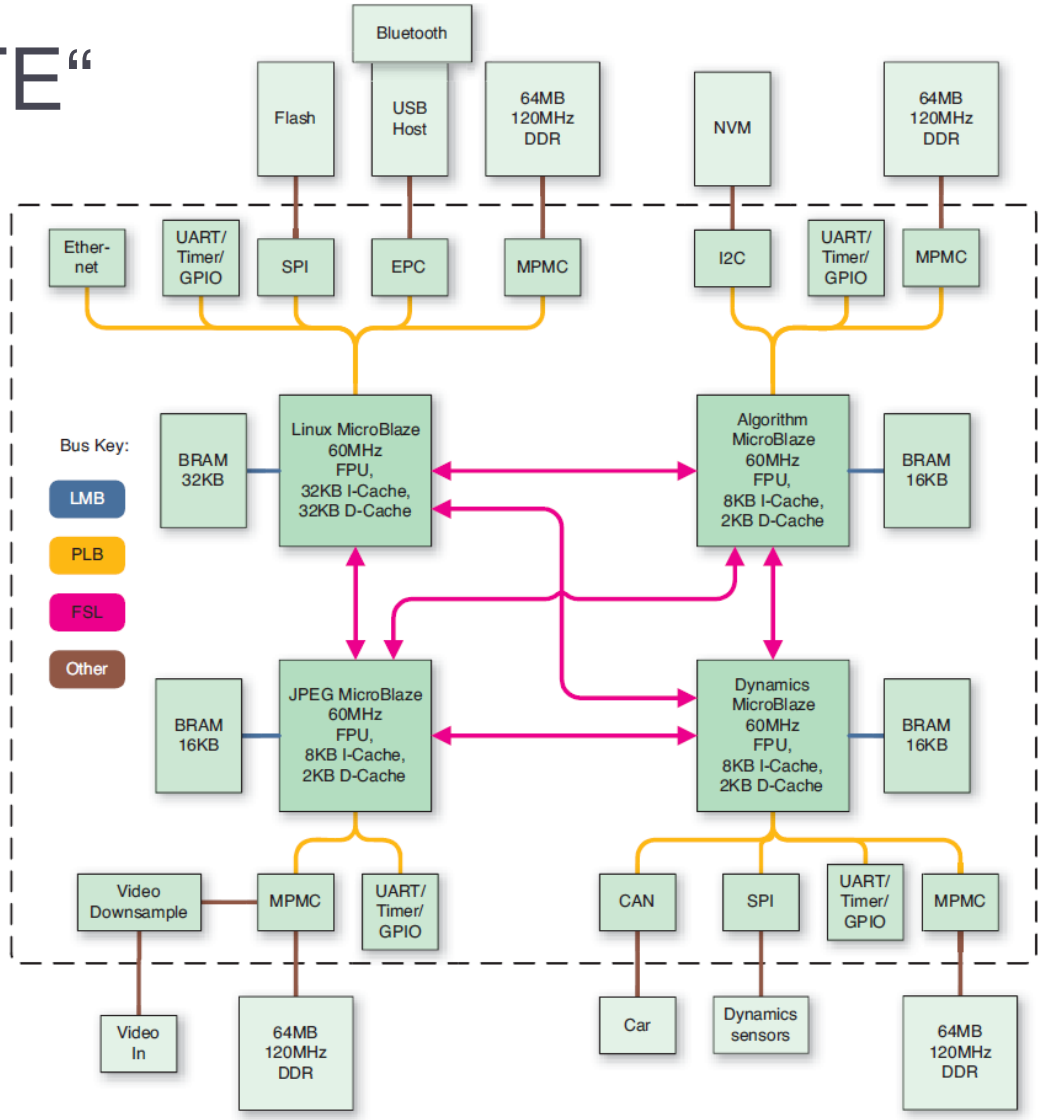
  - Anpassung der SW an die Hardware des MPSoC?

Asymmetric Multiprocessing (AMP)

- Aufgabenspezifische Verarbeitung in den Prozessoren
- Kommunikation und Abstimmung der Prozessoren untereinander
- Beispiel:

  Multiple MicroBlazes in Real-Time Automotive System [2]

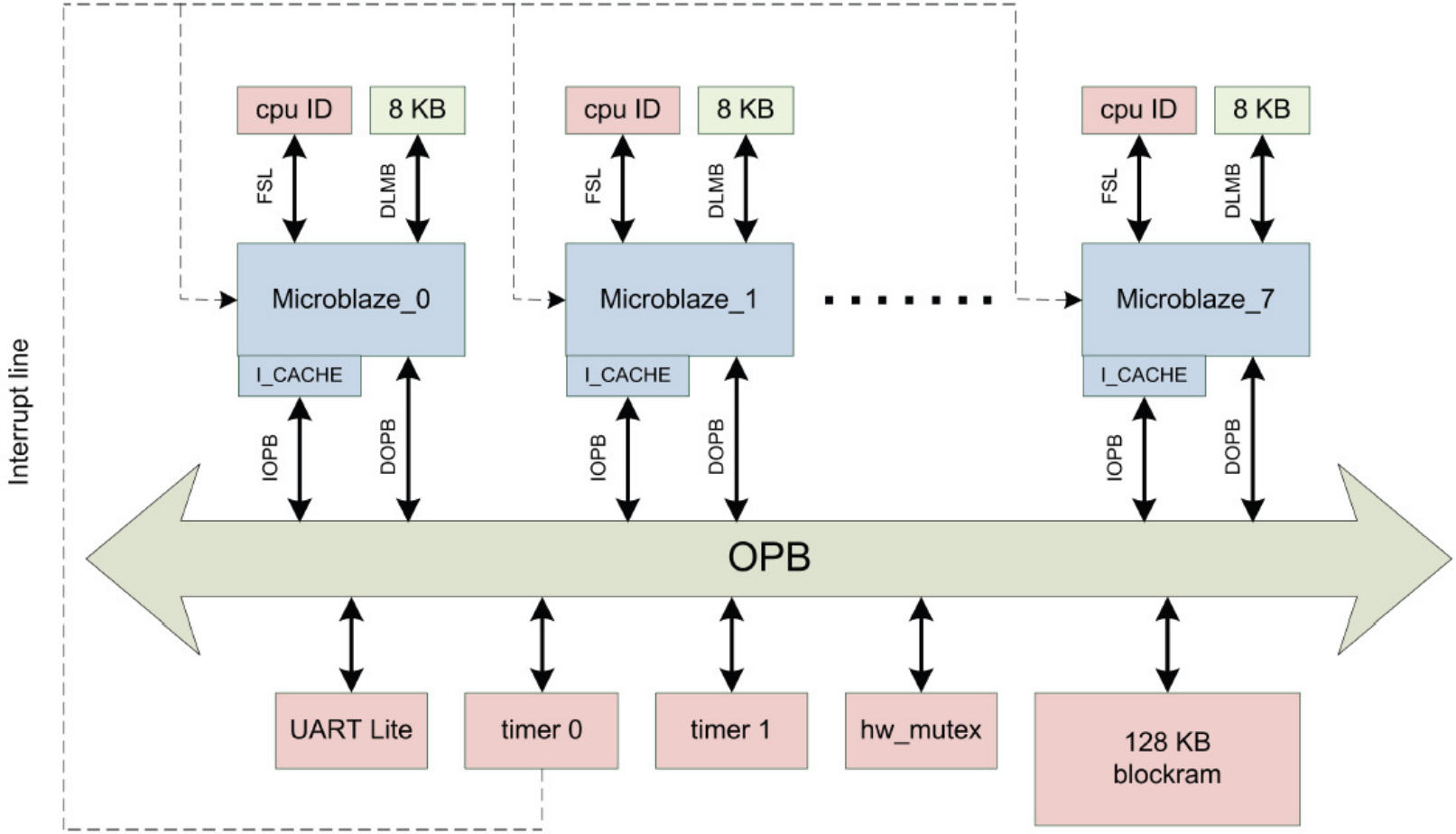
„Foot-LITE“


Bluetooth
Flash
USB Host
64MB 120MHz DDR
NVM
64MB 120MHz DDR
Ether-net
UART/ Timer/ GPIO
SPI
EPC
MPMC
I2C
UART/ Timer/ GPIO
MPMC
Bus Key:
LMB
PLB
FSL
Other
BRAM 32KB
Linux MicroBlaze 60MHz FPU, 32KB I-Cache, 32KB D-Cache
Algorithm MicroBlaze 60MHz FPU, 8KB I-Cache, 2KB D-Cache
BRAM 16KB
BRAM 16KB
JPEG MicroBlaze 60MHz FPU, 8KB I-Cache, 2KB D-Cache
Dynamics MicroBlaze 60MHz FPU, 8KB I-Cache, 2KB D-Cache
BRAM 16KB
Video Downsample
MPMC
UART/ Timer/ GPIO
CAN
SPI
UART/ Timer/ GPIO
MPMC
Video In
64MB 120MHz DDR
Car
Dynamics sensors
64MB 120MHz DDR

Symmetric Multiprocessing (SMP)

- Verteilung der Aufgaben an baugleiche Prozessoren
- Scheduling durch adäquates Betriebssystem
- Beispiel:
  Studie der REY JUAN CARLOS UNIVERSITY,
  Móstoles, Spanien [1]

SMP on FPGA


cpu ID
8 KB
FSL
DLMB
Microblaze_0
Microblaze_1
Microblaze_7
I_CACHE
IOPB
DOPB
Interrupt line
OPB
UART Lite
timer 0
timer 1
hw_mutex
128 KB
blockram

Ziele für die Masterarbeit

Ziele für die Masterarbeit

- SMP mit einer FPGA basierten MPSoC Plattform
- Auswahl der Hardware Plattform
  - FPGA
  - Entwicklungsboard
  - Kommunikationsinfrastruktur
- Echtzeit Betriebssystem (RTOS)

Ziele für die Masterarbeit

- System on Chip
  - MPSoC Entwurf für SMP
  - Skalierbarkeit des Systems
  - Verwendung / Erzeugung von Board Support Packages
- Software
  - Erzeugung nebenläufiger Softwareanwendungen
  - Integration von Standard Bibliotheken
  - Einbindung von Treibern für Peripherie

Vorgehensweise

Vorgehensweise

- Anforderungen des Betriebssystems identifizieren
  - QNX Neutrino RTOS
  - eT-Kernel
- Analyse von Softcore oder Hardcore Prozessoren
  - Xilinx Virtex FPGA Family
- Entwicklung eines Prototypen
- SMP Testanwendungen

Weiterer Ausblick

- Integration der Plattform in die Projekte der HAW
  - FPGA based Distributed Computing System
  - High Performance Embedded Computing (SoCFz)

Risiken

Risiken

- Generelle Verfügbarkeit von Betriebssystemen, die Softcore Prozessoren unterstützen
- Aufwand für Erstellung von BSPs noch nicht abschätzbar
- Zeitlicher Rahmen der Masterarbeit

Alternative Zielsetzungen

- Betriebssystem
  - MP Speziallösung XKernel bereits vorhanden [1],[3]
- Integration dieser Vorgehensweise in HAW Projekte
- Erzeugung einer AMP basierten MPSoC Plattform im Rahmen der HAW Projekte

Vielen Dank für Ihre Aufmerksamkeit.

Literatur

Literatur

[1] Huerta, P. und Castillo, J. und Pedraza, C. und Martinez, J. 2009. *Symmetric multiprocessor systems on FPGA.* from IEEE Xplore 978-0-7695-3917-1/09 *[Mai 2010]*

[2] Thompson, M. 2010. *Multiple MicroBlazes Ease Integration in Real-Time Automotive System*, from Xcell journal No. 72, pages 18-23, (3rd Quarter 2010)

[Online, Nov 2010.] http://www.xilinx.com/publications/archives/xcell/Xcell72.pdf

[3] Huerta Pellitero, P. 2010. *MicroBlaze SMP Project* Project web page.

[Online, Nov 2010.] http://www.escet.urjc.es/~phuerta/SMP_project.htm

[4] QNX Neutrino RTOS 2010. Product description on company web page.

[Online, Nov 2010.] http://www.qnx.com/products/neutrino-rtos/neutrino-rtos.html

[5] eSol 2010 Product description on company web page.

[Online, Nov 2010.] http://www.esol.co.jp/english/embedded/et-kernel_multicore-edition.html